

## 标准单元库验证解决方案

### 产品简介

随着半导体工艺技术节点的日益成熟和复杂，在芯片设计过程中需要提供各种复杂的标准单元库。多种库之间的一致性和有效性必须得到保证，以消除不必要的设计延迟。

LibWiz 为标准单元库不同 PVT 组合之间的趋势分析提供了一个解决方案，以确保其完整性。LibWiz 基于分析结果还支持生成芯片设计者所需要的 Library 数据手册。此外，LibWiz 支持从全定制的版图图中高效地抽取示意版图。

标准单元库中包含 Verilog HDL、OASIS (GDS-II)、SPICE、Liberty 和 LEF，因而需重点确保库中不同 view 的信息的一致性。LibWiz 采用交叉检查方法，在每个单元库中提取常用主要元素并检查库之间的一致性。

LibWiz 支持检查所有库的形式语法和语义，还支持按照顺序过程来检查功能的一致性及每个 Cell 的属性，如面积、管脚列表、管脚属性如管脚方向和时序路径 (Timing Arc) 等。LibWiz 可提供友好的图形用户界面环境，具有交叉检查功能，并支持生成 HTML、PDF 和 TXT 格式的文件以方便检查分析。



### 产品应用

- 标准单元库和 IO 库设计
- 模拟 / 混合信号 IP / 全定制版图设计



- 确保单元库一致性
- 自动生成数据表
- 实现 Liberty 库完整
- 从物理版图中生成 LEF

### 产品优势

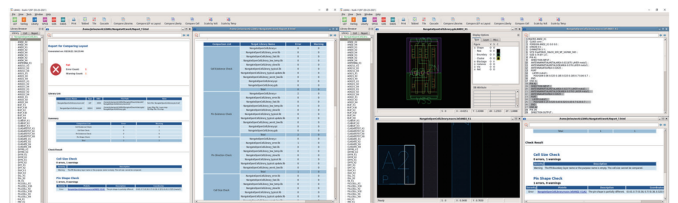
- 避免库中不同 View 之间的信息不一致
- 确保库的完整性
- 支持数据手册生成
- 方便快捷地从物理版图中生成 LEF

### 技术规格

- 库浏览功能
- Liberty 衍生
- 一致性检查功能
- Abstract 自动生成
- Liberty 分析功能
- Datasheet 自动生成

### 应用实例

#### 检查库中不同 View 的一致性



#### Liberty 验证功能

